

明細書

発光素子及びその製造方法

技術分野

[0001] この発明は発光素子及びその製造方法に関する。

背景技術

[0002] $(Al_xGa_{1-x})_yIn_{1-y}P$ 混晶(ただし、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$; 以下、AlGaInP混晶、あるいは単にAlGaInPとも記載する)により発光層部が形成された発光素子は、薄いAlGaInP活性層を、それよりもバンドギャップの大きいn型AlGaInPクラッド層とp型AlGaInPクラッド層とによりサンドイッチ状に挟んだダブルヘテロ構造を採用することにより、高輝度の素子を実現できる。発光層部への通電は、素子表面に形成された金属電極を介して行なわれる。金属電極は遮光体として作用するため、例えば発光層部の第一主表面を主表面の中央部のみを覆う形で形成され、その周囲の電極非形成領域から光を取り出すようとする。

[0003] この場合、金属電極の面積をなるべく小さくしたほうが、電極の周囲に形成される光漏出領域の面積を大きくできるので、光取り出し効率を向上させる観点において有利である。従来、電極形状の工夫により、素子内に効果的に電流を拡げて光取り出し量を増加させる試みがなされているが、この場合も電極面積の増大はいずれにしろ避けがたく、光取り出し面積の減少により却って光取り出し量が制限されるジレンマに陥っている。また、クラッド層のドーパントのキャリア濃度ひいては導電率は、活性層内でのキャリアの発光再結合を最適化するために多少低めに抑えられており、面内方向には電流が広がりにくい傾向がある。これは、電極被覆領域に電流密度が集中し、光漏出領域における実質的な光取り出し量が低下してしまうことにつながる。そこで、クラッド層と電極との間に、クラッド層よりもドーパント濃度を高めた低抵抗率の電流拡散層を形成する方法が採用されている。他方、半導体単結晶基板の貼り合わせ等により、厚膜かつ低抵抗率の透明半導体層を素子裏面側に配置し、素子基板に兼用させる構成も提案されている(特開2001-68731号公報)。いずれの場合も、電流拡散層ないし透明半導体層を、その厚みを一定以上に増加した透明厚膜半導体

層として形成すれば、素子面内の電流拡散効果が向上するばかりでなく、層側面からの光取り出し量も増加するので、光取り出し効率をより高めることができるようになる。

[0004] ところで、上記のような透明厚膜半導体層を有した発光素子を製造する場合、該透明厚膜半導体層を有したウェーハを作製し、そのウェーハをダイシングして個々の素子チップに分離する方法が採用される。このダイシング時において切断面となる素子側面部には加工ダメージ層が形成され、該加工ダメージ層に含まれる多数の結晶欠陥が電流リークや散乱の原因となるため、ダイシング後に該加工ダメージ層を化学エッチングにより除去することが行なわれている。

[0005] しかしながら、発光層部と透明厚膜半導体層とは化学的な組成が異なるため、公知の化学エッチングによる加工ダメージ層の除去が、必ずしもリーク電流では判断できず、これら層の側面部からの光取り出し効率も結果的に十分に改善できない状況を招いていた。また、側面部のエッチング効果を高めるために、過剰に強い化学エッチングを行なう方法は、素子主表面の面荒れや形成済みの金属電極の損傷などを招き、素子の性能劣化につながるので採用することができない。

[0006] 本発明の課題は、透明厚膜半導体層を有するとともに、その側面部からの光取り出し効率を飛躍的に高めることができる発光素子と、その製造方法を提供することにある。

発明の開示

[0007] 上記の課題を解決するために、本発明の発光素子は、III-V族化合物半導体からなる発光層部と、該発光層部の少なくとも一方の主表面側に形成され、発光層部からの発光光束のピーク波長に相当する光量子エネルギーよりも大きなバンドギャップエネルギーを有するIII-V族化合物半導体からなる厚さ10μm以上の透明厚膜半導体層とを有し、

透明厚膜半導体層の側面部が化学エッチング面とされ、かつ、該透明厚膜半導体層中に、ドーパント濃度が $5 \times 10^{16} / \text{cm}^3$ 以上 $2 \times 10^{18} / \text{cm}^3$ 以下に制御されたドーピング制御領域が10μm以上の厚さにて形成されてなることを特徴とする。

[0008] また、本発明の発光素子の製造方法は、

III-V族化合物半導体からなる発光層部と、該発光層部の少なくとも一方の主表面側に形成され、発光層部からの発光光束のピーク波長に相当する光量子エネルギーよりも大きなバンドギャップエネルギーを有するIII-V族化合物半導体からなる厚さ10μm以上の透明厚膜半導体層とを有するウェーハを作製し、該ウェーハをダイシングして個々の素子チップに分離するとともに、

該透明厚膜半導体層中に、ドーパント濃度が $5 \times 10^{16} / \text{cm}^3$ 以上 $2 \times 10^{18} / \text{cm}^3$ 以下に制御されたドーピング制御領域を10μm以上の厚さにて形成し、ダイシング後において該透明厚膜半導体層の側面部に形成された加工ダメージ層を化学エッチングにより除去することを特徴とする。

[0009] 本発明に係る発光素子において、透明厚膜半導体層の厚さを10μm以上に限定しているのは、発光層部からの発光光束を透明厚膜半導体層を介して取り出すに際し、該層の側面からの取出光束を増加させ、発光素子全体の輝度(積分球輝度)を高めるためである。また、その透明厚膜半導体層を、発光層部からの発光光束のピーク波長に相当する光量子エネルギーよりも大きなバンドギャップエネルギーを有するIII-V族化合物半導体で構成するのは、透明厚膜半導体層での光吸収を抑制し、光取り出し効率を高めるためである。透明厚膜半導体層の厚さは、望ましくは40μm以上とするのがよい。

[0010] 本発明者らが検討したところ、上記のような透明厚膜半導体層を形成する場合、該透明厚膜半導体層中に、ドーパント濃度が $5 \times 10^{16} / \text{cm}^3$ 以上 $2 \times 10^{18} / \text{cm}^3$ 以下に制御されたドーピング制御領域を形成すると、上記化学エッチング後において、該ドーピング制御領域の側面部分の光取り出し効率が飛躍的に向上し、発光素子の積分球輝度を大幅に増加させることができる。なお、透明厚膜半導体層の厚さに特に制限はないが、側面光取り出し効果の飽和や製造能率(特に、透明厚膜半導体層を、単結晶基板の貼り合わせではなく気相成長で形成する場合)を考慮すれば、厚さの上限は200μm(好ましくは100μm)とすることが望ましい。

[0011] 上記のような発光素子を製造する場合、透明厚膜半導体層と発光層部とを有するウェーハを製造し、これをダイシングして個々の素子チップに分離する。このダイシング時には、透明厚膜半導体層の側面に切断面が表れ、所定厚さの加工ダメージ層

が形成される。光取り出しに際しては、該加工ダメージ層に含まれる多数の結晶欠陥が電流リークや散乱の原因となるため、ダイシング後に該加工ダメージ層を化学エッチングにより除去する必要がある。

[0012] 本発明においては、透明厚膜半導体層に、ドーパント濃度が $5 \times 10^{16} / \text{cm}^3$ 以上 $2 \times 10^{18} / \text{cm}^3$ 以下に制御されたドーピング制御領域を、少なくとも $10 \mu \text{m}$ 以上の厚さにて形成する。ドーパント濃度が $2 \times 10^{18} / \text{cm}^3$ 以下の低い値に留められたドーピング制御領域では、過度の化学エッチングを施さずとも、加工ダメージ層をスムーズかつ十分に除去できる。換言すれば、ダメージ層以外の素子部分(例えば光取り出し面側金属電極や、その周囲をなす半導体表面部分)を劣化させることなく、加工ダメージ層は十分に除去できる結果、エッチング後の積分球輝度が劇的に向上し、極めて高性能の発光素子が実現するものと考えられる。この効果はドーピング制御領域の厚さが大きいほど顕著となり、具体的にはドーピング制御領域の厚さが $40 \mu \text{m}$ 以上であることがより望ましい。なお、透明厚膜半導体層の全厚さ部分をドーピング制御領域としてもよいし、透明厚膜半導体層の一部厚さ部分のみをドーピング制御領域とすることも可能である。しかし、素子全体の光取り出し効率向上を図る上では、側面部からの光取り出し効率の良好なドーピング制御領域が、透明厚膜半導体層のなるべく多くの厚さ部分を占めていることがより望ましいといえ、例えば該透明厚膜半導体層の厚さの50%以上がドーピング制御領域となっていることが望ましい。以上から、透明厚膜半導体層の側面からの光取り出し効率を高めるためには、透明厚膜半導体層の厚さが $40 \mu \text{m}$ 以上であり、かつ、該透明厚膜半導体層中のドーピング制御領域の厚さが $40 \mu \text{m}$ 以上であることがより望ましいといえる。

[0013] 透明厚膜半導体層が後述のごとく、GaP、GaAsP及びAlGaAsのいずれかにて構成される場合、化学エッチングのエッチャントとしては、硫酸一過酸化水素水溶液を使用することが、ダメージ層除去効果、ひいてはそれによる積分球輝度向上効果が特に顕著であり、本発明に効果的に使用できる。

[0014] 透明厚膜半導体層のドーピング制御領域は、ドーパント濃度が低く抑制される結果、電気比抵抗は幾分上昇することになるが、側面光取り出し効率向上を図る目的で $10 \mu \text{m}$ 以上の厚膜に形成されている結果、ドーパント濃度が低いにもかかわらず十分

に低いシート抵抗を確保することができ、高濃度にドーパントを添加した半導体と遜色ない電流拡散効果も、容易に達成することができる。ただし、ドーピング制御領域のドーパント濃度が $5 \times 10^{16} / \text{cm}^3$ 未満になると、シート抵抗の増加が避け難くなり、発光層部に通電する際の電流拡散効果が不十分となって積分球輝度の低下を招くことにつながる。従って、ドーピング制御領域のドーパント濃度は $5 \times 10^{16} / \text{cm}^3$ 以上 $2 \times 10^{18} / \text{cm}^3$ 以下に設定するのがよく、より望ましくは $1 \times 10^{17} / \text{cm}^3$ 以上 $1 \times 10^{18} / \text{cm}^3$ 以下に設定するのがよい。

[0015] 上記本発明の発光素子においては、発光層部の一方の主表面を第一主表面として、該第一主表面側に主光取り出し面を形成し、該主光取り出し面の一部を覆う形で光取り出し面側金属電極を配置し、透明厚膜半導体層を発光層部の第二主表面側にのみ設ける構成とすることができる。透明厚膜半導体層を発光層部の第二主表面側にのみ設けることで、発光素子全体の層厚を減少させることができる。これにより、素子を発光通電したときのジュール発熱に対する層厚方向の放熱が促進され、ひいては素子寿命を向上させることができる。また、透明厚膜半導体層が発光層部の片面にだけ設けられるので、素子の製造コスト削減にも寄与する。特に、高輝度表示素子(例えば交通信号用あるいは大画面ディスプレイ用など)、あるいは照明用素子等の大電流型面発光素子においては、素子厚削減による放熱改善及びコスト削減の波及効果が著しい。なお、素子の「光取り出し面」とは、発光光束が外部に取り出し可能となっている素子表面のことであり、「主光取り出し面」とは、発光層部を含む素子積層体の主表面に形成される光取り出し面のことである。また、上記主光取り出し面以外にも、透明厚膜半導体層の側面などが光取り出し面を構成する。そして、本明細書においては、発光層部の2つある主表面のうち、光取り出し面となる側が一方のみである場合、第一主表面は、その光取り出し面を与える側の面として統一的に記載する。

[0016] 発光層部の第二主表面側にのみ透明厚膜半導体層を設ける構成は、素子の放熱改善に非常に顕著に寄与するが、第一主表面側(主光取り出し面側)の半導体層厚は薄くならざるを得ない。そこで、以下のような態様を採用することにより、該主光取り出し面側の電流拡散状態を良好に確保し、ひいては主光取り出し面領域にて発光

層部を偏りなく発光駆動して積分球輝度のさらなる向上を図ることができる。

(1)第一導電型クラッド層上に、該第一導電型クラッド層と異なる組成の化合物半導体により第二主表面側の透明厚膜半導体層よりも薄い電流拡散層を形成する。該電流拡散層は、第一導電型クラッド層よりも有効キャリア濃度を高めておくことで、電流拡散効果をより顕著なものとすることができます。

(2)第一導電型クラッド層が第二導電型クラッド層よりも厚く、かつ透明厚膜半導体層よりも薄く形成する。この場合、第一導電型クラッド層の第一主表面側の部分が電流拡散層の役割を果たしていると見ることもでき、該部分の有効キャリア濃度を残余の部分よりも高めておくことで、電流拡散効果をより顕著なものとすることができます。

[0017] 次に、透明厚膜半導体層を発光層部の第一主表面側に配置し、該透明厚膜半導体層の第一主表面を主光取り出し面として、その一部を覆う形で光取り出し面側金属電極を配置することもできる。このようにすると、透明厚膜半導体層により主光取り出し面側の電流拡散層効果を大幅に高めることができる。この場合、発光層部の第二主表面側に金属反射層を配置することができる。発光層部からの発光光束を金属反射層によって主光取り出し面側に反射させることで、主光取り出し面ないし該主光取り出し面をなす透明厚膜半導体層の側面からの取出光束を増加することができ、主光取り出し面側の指向性が極めて高い高輝度の発光素子を実現することができる。他方、透明厚膜半導体層として、発光層部の第一主表面側に第一透明厚膜半導体層を、同じく第二主表面側に第二透明厚膜半導体層をそれぞれ設けることも可能である。このようにすると、本発明特有の透明厚膜半導体層が2つ設けられることにより、側面からの光取り出し効率と電流拡散効果とがさらに向上し、素子の積分球輝度のさらなる増加に寄与する。

[0018] 発光層部は、AlGaInPからなるダブルヘテロ構造を有するものとして構成できる。AlGaInPは、GaAs単結晶基板上にエピタキシャル成長が可能な $(Al_xGa_{1-x})_{y}In_{1-y}P$ ($0 \leq x \leq 1$, $0 < y \leq 1$) 混晶化合物のことであり、混晶比x, yの選択によっては含有されないIII族元素を生ずることもあるが、本明細書では、こうした場合も総称して「AlGaInP」と記載するものとする(従って、Al、Ga及びInの3つのIII族元素を全て含有することを、必ずしも意味しない場合がある)。AlGaInP混晶化合物は、上記混晶比

x及びyを調整することにより、GaAs単結晶基板と整合する格子定数を維持したまま、例えば520nm以上670nm以下の範囲で、高発光強度を維持しつつ発光波長を容易に調整することができる。この場合、GaPあるいはGaAsPはバンドギャップが比較的広いため、該AlGaInP系発光層部からの発光光束に対して良好な光透過性を有し、光取り出し効率を高めることができる。

[0019] 透明厚膜半導体層は、発光層部に貼り合わされたIII-V族化合物半導体からなる単結晶基板とすることが可能である。例えば発光層部をAlGaInPにて構成する場合、GaP、GaAsP又はAlGaAsからなる単結晶基板を該発光層部に重ね合わせ、100°C以上700°C以下の比較的低温で貼り合わせ熱処理することにより、該単結晶基板を発光層部に直接貼り合せることができ、透明厚膜半導体層を簡便に形成することができる。

[0020] 一方、透明厚膜半導体層は、発光層部に対しハイドライド気相成長法によりエピタキシャル成長したものとして構成することができる。ハイドライド気相成長法(Hydride Vapor Phase Epitaxial Growth Method:以下、HVPE法という)は、蒸気圧の低いGa(ガリウム)を塩化水素との反応により気化しやすいGaClに転換し、該GaClを媒介とする形でV族元素源ガスとGaとを反応させることにより、III-V族化合物半導体層の気相成長を行なう方法である。例えば、AlGaInPからなる発光層部は、有機金属気相成長法(Metal Organic Vapor Phase Epitaxy:以下、MOVPE法ともいう)により形成されるが、MOVPE法による層成長速度は例えば約4 μ m/時程度と小さく、薄い発光層部の成長には適していても、40 μ m以上もの厚さを有する透明厚膜半導体層の成長には、能率の点で明らかに不利である。これに対して、HVPE法の層成長速度は例えば約9 μ m/時とMOVPE法の2倍以上にも及び、HVPE法によると層成長速度をMOVPE法よりも大きくでき、透明厚膜半導体層を非常に高能率にて形成できるほか、高価な有機金属を使用しないので、原材料費をMOVPE法よりもはるかに低く抑えることができる。

図面の簡単な説明

[0021] [図1]図1は、本発明の発光素子の一例を積層構造にて示す模式図。

[図2]図2は、図1の発光素子の製造工程を示す説明図。

[図3]図3は、図2に続く説明図。

[図4]図4は、図3に続く説明図。

[図5]図5は、透明厚膜半導体層の側面の加工ダメージ層の化学エッティングによる除去状態が、透明厚膜半導体層のドーパント濃度によって変化する様子を説明する図。

[図6]図6は、加工ダメージ層の除去前と除去後の、素子の積分球輝度が、透明厚膜半導体層の厚さ及びドーパント濃度によってどのように変化するかを例示するグラフ。

[図7]図7は、透明厚膜半導体層を単結晶基板の貼り合わせにより形成する例を示した模式図。

[図8]図8は、発光層部の両主表面に、第一及び第二の透明厚膜半導体層を設けた発光素子の例を示す断面図。

[図9]図9は、主光取り出し面側に透明厚膜半導体層を設け、反対側に金属層を設けた発光素子の例を示す断面図。

発明を実施するための最良の形態

[0022] 以下、本発明を実施するための最良の形態を添付の図面を参照して説明する。

図1は、本発明の一実施形態である発光素子100を示す概念図である。発光素子100は、III-V族化合物半導体からなる発光層部24と、該発光層部24の第二主表面側に形成され、発光層部24からの発光光束のピーク波長に相当する光量子エネルギーよりも大きなバンドギャップエネルギーを有するIII-V族化合物半導体からなる透明厚膜半導体層90とを有する。

[0023] 発光層部24は、ノンドープ($\text{Al}_x\text{Ga}_{1-x}$)_yIn_{1-y}P(ただし、 $0 \leq x \leq 0.55$, $0.45 \leq y \leq 0.55$)混晶からなる活性層5を、p型($\text{Al}_z\text{Ga}_{1-z}$)_yIn_{1-y}P(ただし $x < z \leq 1$)からなるp型クラッド層6とn型($\text{Al}_z\text{Ga}_{1-z}$)_yIn_{1-y}P(ただし $x < z \leq 1$)からなるn型クラッド層4とにより挟んだ構造を有する。図1の発光素子100では、第一主表面側(図面上側)にn型AlGaInPクラッド層4が配置されており、第二主表面側(図面下側)にp型AlGaInPクラッド層6が配置されている。なお、ここでいう「ノンドープ」とは、「ドーパントの積極添加を行なわない」との意味であり、通常の製造工程上、不可避的に混入するドー

ペント成分の含有(例えば $1 \times 10^{13} \sim 1 \times 10^{16} / \text{cm}^3$ 程度を上限とする)をも排除するものではない。この発光層部24はMOVPE法により成長されたものである。

[0024] n型クラッド層4及びp型クラッド層6の厚さは、例えばそれぞれ0.8 μm 以上4 μm 以下(望ましくは0.8 μm 以上2 μm 以下)であり、活性層5の厚さは例えば0.4 μm 以上2 μm 以下(望ましくは0.4 μm 以上1 μm 以下)である。発光層部24全体の厚さは、例えば2 μm 以上10 μm 以下(望ましくは2 μm 以上5 μm 以下)である。

[0025] 透明厚膜半導体層90は、薄い発光層部24の支持基板の役割を果たすとともに、発光層部24からの発光光束の取出層としても機能し、10 μm 以上200 μm 以下(望ましくは40 μm 以上100 μm 以上)の厚膜に形成されることで、層側面からの取出光束を増加させ、発光素子全体の輝度(積分球輝度)を高める役割を担う。また、発光層部24からの発光光束のピーク波長に相当する光量子エネルギーよりも大きなバンドギャップエネルギーを有するIII-V族化合物半導体、具体的にはGaP、GaAsP又はAlGaAsにて構成されることで、該透明厚膜半導体層90での光吸収も抑制されている。この透明厚膜半導体層90はHVPE法により成長されたものであり(GaP及びGaAsPがHVPE法での製造に特に適している)、そのH濃度は、MOVPE法によるp型クラッド層6のH濃度(通常、 $15 \times 10^{17} / \text{cm}^3$ 程度)よりも小さく設定できる。本実施形態において透明厚膜半導体層90はp型であり、この上に積層される発光層部24はp型透明厚膜半導体層90側からp型クラッド層6、活性層5、n型クラッド層4の順で積層されている。しかし、透明厚膜半導体層90をn型として、発光層部24の積層順を上記の逆順としてもよい。

[0026] なお、GaP(GaAsP又はAlGaAsでもよい)層からなる透明厚膜半導体層90と発光層部24との間には、GaP(GaAsP又はAlGaAsでもよい)層からなる接続層92が、発光層部24に続く形でMOVPE法により形成されてなる。なお、接続層92は、AlGaInPからなる発光層部24と、GaP(GaAsP又はAlGaAsでもよい)層からなる透明厚膜半導体層90との間で、格子定数差(ひいては混晶比)を漸次変化させるAlGaInnP層としてもよい。

[0027] 次に、発光層部24の第一主表面側には、AlGaAs又はAlGaInPからなる電流拡散層91がMOVPE法により、透明厚膜半導体層90よりも小さな膜厚で形成されてい

る。つまり、該電流拡散層91は、発光層部24の第一主表面側において主光取り出し面を形成する層として機能し、該主光取り出し面の一部を覆う形で光取り出し面側金属電極9が形成されている。従って、透明厚膜半導体層90は、発光層部24の第二主表面側にのみ設けられた形となっている。光取り出し面側金属電極9には、電極ワイヤ17の一端が接合されている。電流拡散層91は、有効キャリア濃度(つまり、n型ドーパント濃度)がクラッド層4よりも高く調整されていることが望ましく、厚さは、例えば0.5 μ m以上30 μ m以下(望ましくは1 μ m以上15 μ m以下)である。なお、電流拡散層91を省略し、代わりにクラッド層4の厚さを増加させた構造とすることもできる。この場合、クラッド層4の厚さが増加したと見ることもできるし、クラッド層4の厚さが変化せず、代わって、該クラッド層6と同じAlGaInPからなる電流拡散層が形成されたものとして見ることもできる。この場合、クラッド層4は、光取り出し面側金属電極9側の表層部において、残余の部分よりも有効キャリア濃度(つまり、n型ドーパント濃度)が高く調整されていることが望ましい。

[0028] 透明厚膜半導体層90の第二主表面の全面がAu電極等からなる裏面電極15にて覆われている。該裏面電極15は、発光層部24から透明厚膜半導体層90を透過して到来する発光光束に対する反射層を兼ねており、光取り出し効率の向上に寄与している。また、裏面電極15と透明厚膜半導体層90との間には、両者の接触抵抗を低減するための、AuBe合金等からなる接合合金化層15cがドット状に分散形成されている。接合合金化層15cは、透明厚膜半導体層90をなす化合物半導体層との合金化に伴い、反射率が多少低くなるため、これをドット状に分散形成し、その背景領域を高反射率の裏面電極15による直接反射面としてある。また、光取り出し面側金属電極9と電流拡散層91との間には、AuGeNi合金等からなる接合合金化層9aが形成されている。

[0029] 上記素子の構成では、主光取り出し面側に配置される電流拡散層91の厚さが比較的小さいため、該電流拡散層91の面内の電流拡散効果をさらに高めるために、該電流拡散層91の(多数キャリア源となる)ドーパント濃度を透明厚膜半導体層90のドーパント濃度よりも高めておくこと(例えば $2 \times 10^{18} / \text{cm}^3$ 以上 $5 \times 10^{19} / \text{cm}^3$ 以下)が望ましい。

[0030] 他方、透明厚膜半導体層90は厚さが十分に大きいため、ドーパント濃度をそれほど高めなくとも発光駆動に支障を生じないシート抵抗値を容易に得ることができる。そして、後に詳述するように、ウェーハをダイシングして素子チップとした際に、側面部90Sに生ずる加工ダメージ層を除去するための化学エッチングを成功するために、透明厚膜半導体層90の全体のドーパント濃度を、 $5 \times 10^{16} / \text{cm}^3$ 以上 $2 \times 10^{18} / \text{cm}^3$ 以下の比較的低いレベルに調整してある。つまり、透明厚膜半導体層90の全体がドーピング制御領域とされている。

[0031] 以下、図1の発光素子100の製造方法について説明する。

まず、図2の工程1に示すように、成長用基板としてn型のGaAs単結晶基板1を用意する。次に、工程2に示すように、その基板1の一方の主表面に、n型GaAsバッファ層2を例えば $0.5 \mu \text{m}$ 、さらにn型AlGaAs電流拡散層91を例えば $5 \mu \text{m}$ にてエピタキシャル成長させる。

[0032] 次いで、発光層部24として、各々 $(\text{Al}_{\frac{x}{x}} \text{Ga}_{\frac{1-x}{1-x}}) \text{In}_{\frac{1-y}{1-y}} \text{P}$ よりなる、厚さ $1 \mu \text{m}$ のn型クラッド層4(n型ドーパントはSi)、厚さ $0.6 \mu \text{m}$ の活性層(ノンドープ)5及び厚さ $1 \mu \text{m}$ のp型クラッド層6(p型ドーパントはMg:有機金属分子からのCもp型ドーパントとして寄与しうる)を、この順序にてエピタキシャル成長させる。p型クラッド層6とn型クラッド層4との各ドーパント濃度は、例えば $1 \times 10^{17} / \text{cm}^3$ 以上 $2 \times 10^{18} / \text{cm}^3$ 以下である。さらに、図3の工程3に示すように、p型クラッド層6上に接続層92をエピタキシャル成長する。なお、発光層部24は、基板1に面する側の主表面が第一主表面である。

[0033] 上記各層のエピタキシャル成長は、公知のMOVPE法により行なわれる。Al、Ga、In(インジウム)、P(リン)の各成分源となる原料ガスとしては以下のようものを使用できる。

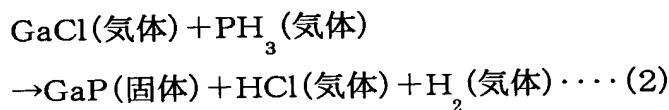
- ・Al源ガス;トリメチルアルミニウム(TMAl)、トリエチルアルミニウム(TEAl)など;
- ・Ga源ガス;トリメチルガリウム(TMGa)、トリエチルガリウム(TEGa)など;
- ・In源ガス;トリメチルインジウム(TMIn)、トリエチルインジウム(TEIn)など;
- ・P源ガス;トリメチルリン(TMP)、トリエチルリン(TEP)、ホスフィン(PH_3)など。

[0034] 図3の工程4に進み、p型GaP(GaAsPでもよい)よりなる透明厚膜半導体層90を、HVPE法により成長させる。HVPE法は、具体的には、容器内にてIII族元素である

Gaを所定の温度に加熱保持しながら、そのGa上に塩化水素を導入することにより、下記(1)式の反応によりGaClを生成させ、キャリアガスであるH₂ガスとともに基板上に供給する。



GaPの場合、成長温度は例えば640°C以上860°C以下に設定する。また、V族元素であるPは、PH₃をキャリアガスであるH₂とともに基板上に供給する。さらに、p型ドーパントであるZnは、DMZn(ジメチルZn)の形で供給する。GaClはPH₃との反応性に優れ、下記(2)式の反応により、効率よく透明厚膜半導体層90を成長させることができる。



[0035] 一方、GaAsP(GaAs_{1-a}P_a:0.5≤a≤0.9)を採用する場合は、前記(2)式において、PH₃とともにAsH₃が併用され、成長温度が770~830°Cとやや低めに設定される。従って、透明厚膜半導体層90をHVPE法により成長する際に、そのドーパントが発光層部24側に過度に拡散したり、あるいは発光層部24ドーパントプロファイルの熱拡散による劣化(例えば、発光層部24に含まれるクラッド層6, 4内のドーパントの活性層5内への拡散)により、発光性能を低下させたりする不具合がより生じにくくなる。

[0036] 透明厚膜半導体層90の成長が終了したら、図4の工程5に進み、GaAs基板1(及びバッファ層2)をアンモニア/過酸化水素混合液などのエッチング液を用いて化学エッチングすることにより除去し、電流拡散層91が露出したウェーハを得る。以上の工程が終了すれば、工程6に示すように、スパッタリングや真空蒸着法により、電流拡散層91の第一主表面及び透明厚膜半導体層90の第二主表面に、接合合金化層形成用の金属層をそれぞれ形成し、さらに合金化の熱処理(いわゆるシンター処理)を行うことにより、接合合金化層9a, 15cとする。そして、これら接合合金化層9a, 15cをそれぞれ覆うように、光取り出し面側電極9及び裏面電極15を形成する。続いて、電極形成後のウェーハを個々の素子チップに、ダイシングにより分離する。

[0037] 上記のダイシングにより、図5の左下に示すように、透明厚膜半導体層90の側面部には、所定厚さの加工ダメージ層90dが形成される。該加工ダメージ層90dに含まれ

る多数の結晶欠陥は、発光通電時において電流リークや散乱の原因となるため、該加工ダメージ層90dを化学エッティングにより除去する。エッチャントとしては硫酸-過酸化水素水溶液を使用する。該水溶液としては、例えば硫酸:過酸化水素:水の重量配合比率が20:1:1のものを使用でき、液温は30°C以上60°C以上に調整される。

[0038] 透明厚膜半導体層90は、側面をなす加工ダメージ層90dをエッティングにより除去しなければ、該側面部90Sからの取出光束は著しく減少する。具体的には、透明厚膜半導体層90を厚膜化した場合、側面の面積が増加しているにもかかわらず、該側面からの光取り出しが加工ダメージ層90dにより妨げられるので、図6に破線で示すように、膜厚に対する素子の積分球輝度の増加が、20 μm前後の小さな膜厚のレベルで頭打ちとなってしまう。つまり、透明厚膜半導体層90を厚膜化することのメリットがほとんどなくなってしまうのである。この傾向は、透明厚膜半導体層90のドーパント濃度が変化してもほとんど変わらない。

[0039] 一方、化学エッティングを施せば、光取り出しの妨げとなる加工ダメージ層90dが除去されるので、側面からの光取り出しが顕著化し、透明厚膜半導体層90の膜厚を増加させるほど積分球輝度も増加することが期待される。しかし、透明厚膜半導体層90に $2 \times 10^{18} / \text{cm}^3$ を超えるドーパントを添加した場合、図6に一点鎖線で示すように、膜厚増大に伴う積分球輝度の増加は期待に反してそれほど大きくなことがわかつた。

[0040] これは、図5の右下に示すように、加工ダメージ層90dが十分除去できなくなり、残留した加工ダメージ層90d'が光取り出しを妨げる結果、透明厚膜半導体層90の層厚に見合う輝度向上効果が得られなくなる(ドーパント濃度が $1 \times 10^{19} / \text{cm}^3$ の場合を例示している)ためと考えられる。しかし、透明厚膜半導体層90のドーパント濃度を $2 \times 10^{18} / \text{cm}^3$ 以下の低い値に留めることで、ダメージ層90dをスムーズかつ十分に除去できる。その結果、透明厚膜半導体層90の層厚が増加したときの、側面からの光取り出し向上効果が著しくなり、図6に実線にて示すように(ドーパント濃度が $1 \times 10^{18} / \text{cm}^3$ の場合を例示している)エッティング後の積分球輝度が劇的に向上し、とりわけ層厚が40 μm以上の領域では、化学エッティングをしない場合よりも1.5~2倍近くも積分球輝度を増加させることができる。

[0041] 以下、本発明の発光素子の、種々の変形例について説明する(図1の発光素子100と同一構成部分には同一の符号を付与して詳細は省略し、相違点のみ説明する)。まず、図7に示すように、透明厚膜半導体層90は、GaPないしGaAsP単結晶基板90'として別途用意し、発光層部24に対して貼り合わせるようにもよい。発光層部24がAlGaInPからなる場合、該発光層部24の貼り合わせ面側にGaP(GaP又はGaAsPでもよい)からなる単結晶基板90'を重ね合わせて圧迫し、その状態で100°C以上700°C以下にて熱処理することにより、直接貼り合わせを行なうことが可能である。

[0042] 次に、図8の発光素子200のように、透明厚膜半導体層90を発光層部24の第一主表面側に配置し、該透明厚膜半導体層90の第一主表面を主光取り出し面として、その一部を覆う形で光取り出し面側金属電極9を配置することもできる。このようにすると、透明厚膜半導体層90により主光取り出し面側の電流拡散層効果を大幅に高めることができる。本実施形態の発光素子200においては、発光層部24の第一主表面側に、p型GaP(GaAsP又はAlGaAsでもよい)からなる第一透明厚膜半導体層90がHVPE法にてエピタキシャル成長されている(符号92は、図1の符号92と同様のがMOVPE法による接続層である)。また、主光取り出し面側からみた発光層部24の各層4~6の積層順は、図1とは逆順とされ、光取り出し面側金属電極9と第一透明厚膜半導体層90との間には、AuBe合金を用いた接合合金化層9aが配置されている。また、発光層部24の第二主表面側には、n型GaP(GaAsP又はAlGaAsでもよい)からなる第二透明厚膜半導体層20が、単結晶基板の貼り合わせにより形成されている。第二透明厚膜半導体層20の第二主表面にはAuGeNi合金を用いた接合合金化層15cがドット状に分散形成され、裏面電極15により被覆されている。第一透明厚膜層90及び第二透明厚膜半導体層20は、いずれも、ドーパント濃度が 5×10^1 ~ $2 \times 10^{18} / \text{cm}^3$ 以下に調整され、側面部90S, 20Sがそれぞれ、ダイシングの加工ダメージ層を除去した化学エッチング面とされている。なお、発光層部24はGaAs基板上に第二主表面側(ここではn型クラッド層4側)からエピタキシャル成長して形成されるが、該発光層部24の該第二主表面側からGaAs基板をエッチングにより除去した後、該第二主表面側(ここでは、接続層20pの第二主表面)に第二透明

厚膜半導体層20を貼り合わせることができる。ただし、第二透明厚膜半導体層20はHVPE法にてエピタキシャル成長してもよい。

[0043] 図9の発光素子300は、図8の発光素子200において発光層部24の第二主表面側に第二透明厚膜半導体層20を貼り合わせる代わりに、AuあるいはAg(ないしこれらを主成分とする合金)からなる金属反射層10を配置した構成である。発光層部24からの発光光束が金属反射層10によって主光取り出し面側に反射され、主光取り出し面側の指向性が高い発光素子が実現する。本実施形態では、発光層部24の第二主表面に、金属反射層10を介して導電性のSi基板7が貼り合わされている。Si基板7の第二主表面には裏面電極15が形成されているが、該裏面電極15は反射面を形成しないため、接合金属層15dはSi基板7の第二主表面全面に形成されている。また、金属反射層10と発光層部24との間には、ドット状の接合合金化層32(例えばAuGeNi合金からなる)が分散形成されている。

[0044] 図8及び図9の発光素子200, 300においては、いずれも、主光取り出し面側の透明厚膜半導体層90を、HVPE法によるエピタキシャル成長層とする代わりに、単結晶基板の貼り合わせにより形成することもできる。

[0045] また、図1、図8及び図9の発光素子100, 200, 300において、裏面電極15はAgペースト層にて置き換えることも可能である。さらに、発光層部24の活性層5は単一層として形成していたが、これを、バンドギャップエネルギーの異なる複数の化合物半導体層が積層された、量子井戸構造を有するものとして構成することもできる。

[0046] さらに、上記実施形態では、いずれも透明厚膜半導体層90(20)の全体を、ドーパント濃度が $5 \times 10^{16} / \text{cm}^3$ 以上 $2 \times 10^{18} / \text{cm}^3$ 以下に制御されたドーピング制御領域として形成していたが、透明厚膜半導体層90(20)の一部の厚さ領域(望ましくは、全厚の50%以下の範囲)を、ドーパント濃度が $2 \times 10^{18} / \text{cm}^3$ を超える層領域とすることもできる。例えば、図1の発光素子100において、透明厚膜半導体層90の裏面電極15と接する領域のドーパント濃度を $2 \times 10^{18} / \text{cm}^3$ を超える値に高めることで、裏面電極15との接触抵抗をより下げることができる。

請求の範囲

[1] III-V族化合物半導体からなる発光層部と、該発光層部の少なくとも一方の主表面側に形成され、前記発光層部からの発光光束のピーク波長に相当する光量子エネルギーよりも大きなバンドギャップエネルギーを有するIII-V族化合物半導体からなる厚さ $10\text{ }\mu\text{m}$ 以上の透明厚膜半導体層とを有し、
前記透明厚膜半導体層の側面部が化学エッチング面とされ、かつ、該透明厚膜半導体層中に、ドーパント濃度が $5\times 10^{16}/\text{cm}^3$ 以上 $2\times 10^{18}/\text{cm}^3$ 以下に制御されたドーピング制御領域が $10\text{ }\mu\text{m}$ 以上の厚さにて形成されてなることを特徴とする発光素子。

[2] 前記透明厚膜半導体層の厚さが $40\text{ }\mu\text{m}$ 以上であり、該透明厚膜半導体層中の前記ドーピング制御領域の厚さが $40\text{ }\mu\text{m}$ 以上であることを特徴とする請求の範囲第1項に記載の発光素子。

[3] 前記発光層部の一方の主表面を第一主表面として、該第一主表面側に主光取り出し面が形成され、該主光取り出し面の一部を覆う形で光取り出し面側金属電極が配置されてなり、他方、前記透明厚膜半導体層が前記発光層部の第二主表面側にのみ設けられていることを特徴とする請求の範囲第1項又は第2項に記載の発光素子。

[4] 前記透明厚膜半導体層が前記発光層部の第一主表面側に配置され、該透明厚膜半導体層の第一主表面を主光取り出し面として、その一部を覆う形で光取り出し面側金属電極が配置されてなることを特徴とする請求の範囲第1項又は第2項に記載の発光素子。

[5] 前記発光層部の第二主表面側に金属反射層が配置されてなることを特徴とする請求の範囲第4項に記載の発光素子。

[6] 前記透明厚膜半導体層として、前記発光層部の第一主表面側に第一透明厚膜半導体層が、同じく第二主表面側に第二透明厚膜半導体層がそれぞれ設けられてなることを特徴とする請求の範囲第4項に記載の発光素子。

[7] 前記発光層部がAlGaInPからなるダブルヘテロ構造を有し、前記透明厚膜半導体層がGaP、GaAsP及びAlGaAsのいずれかからなることを特徴とする請求の範囲第

1項ないし第6項のいずれか1項に記載の発光素子。

[8] 前記透明厚膜半導体層は前記発光層部に対しハイドライド気相成長法によりエピタキシャル成長されたものであることを特徴とする請求の範囲第1項ないし第7項のいずれか1項に記載の発光素子。

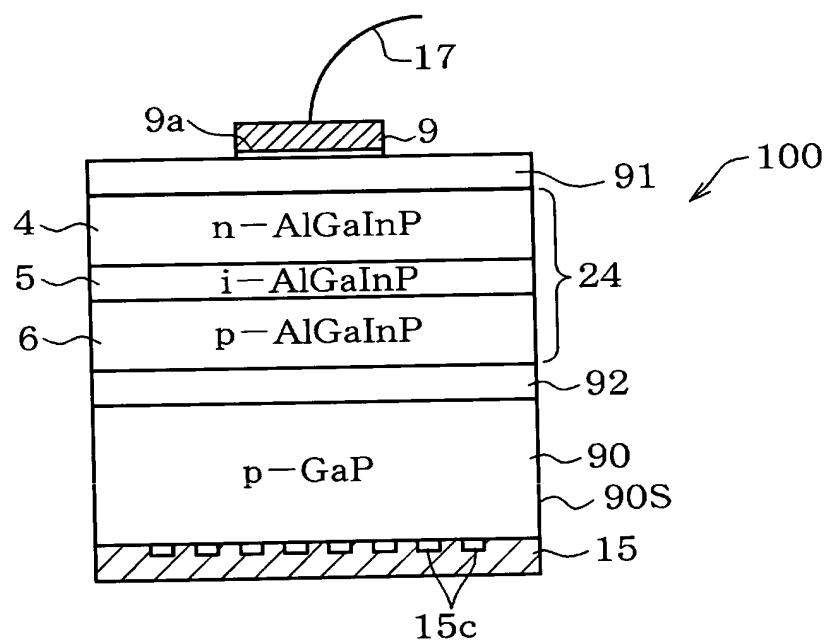
[9] 前記透明厚膜半導体層は前記発光層部に貼り合わされたIII-V族化合物半導体からなる単結晶基板であることを特徴とする請求の範囲第1項ないし第7項のいずれか1項に記載の発光素子。

[10] III-V族化合物半導体からなる発光層部と、該発光層部の少なくとも一方の主表面側に形成され、前記発光層部からの発光光束のピーク波長に相当する光量子エネルギーよりも大きなバンドギャップエネルギーを有するIII-V族化合物半導体からなる厚さ $10\ \mu\text{m}$ 以上の透明厚膜半導体層とを有するウェーハを作製し、該ウェーハをダイシングして個々の素子チップに分離するとともに、

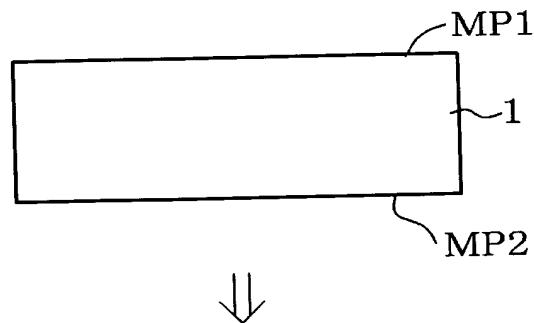
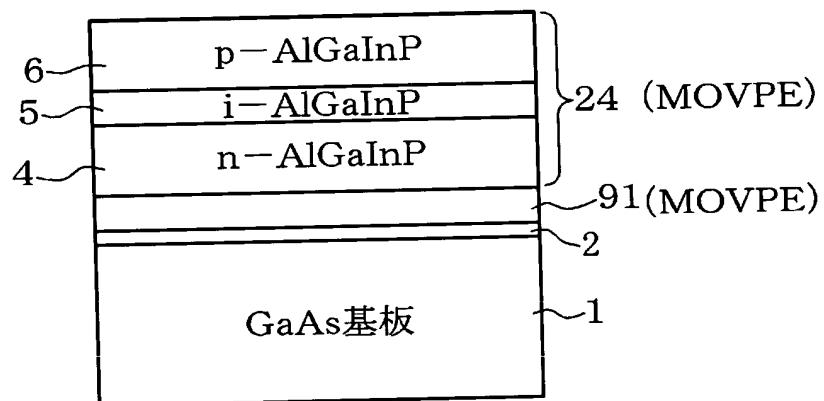
前記透明厚膜半導体層中に、ドーパント濃度が $5\times 10^{16}/\text{cm}^3$ 以上 $2\times 10^{18}/\text{cm}^3$ 以下に制御されたドーピング制御領域を $10\ \mu\text{m}$ 以上の厚さにて形成し、前記ダイシング後において該透明厚膜半導体層の側面部に形成された加工ダメージ層を化学エッチングにより除去することを特徴とする発光素子の製造方法。

[11] 前記透明厚膜半導体層はGaP、GaAsP及びAlGaAsのいずれかからなり、前記化学エッチングのエッチャントとして硫酸-過酸化水素水溶液が使用されることを特徴とする請求の範囲第10項に記載の発光素子の製造方法。

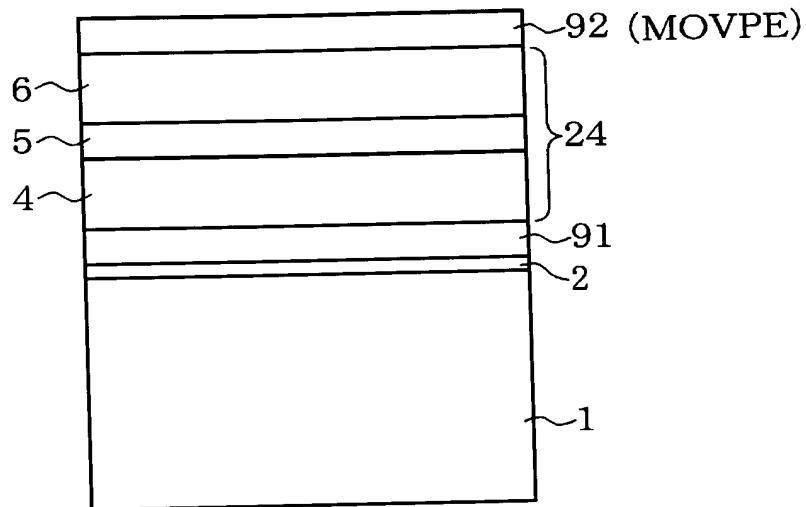
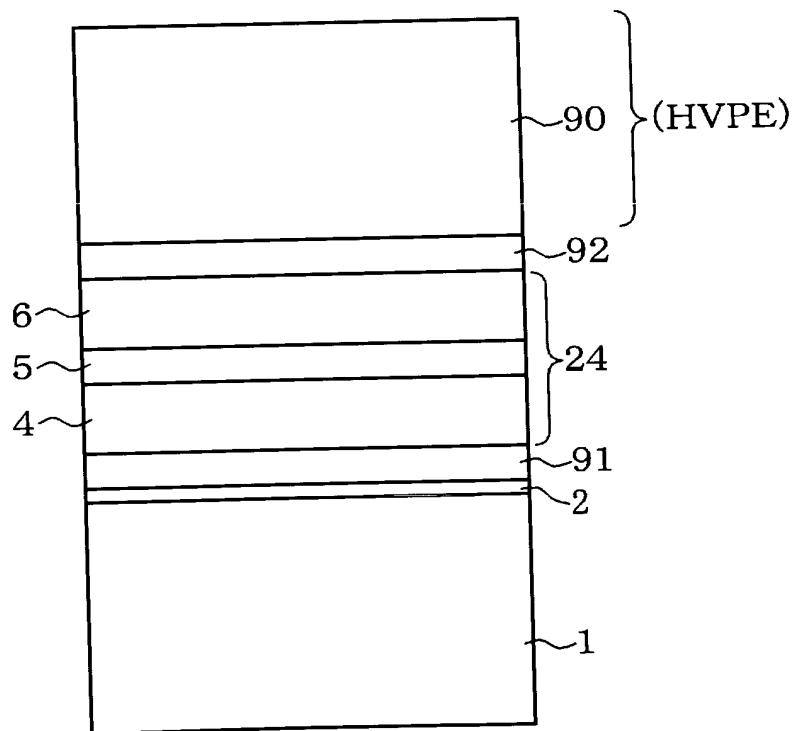
[図1]



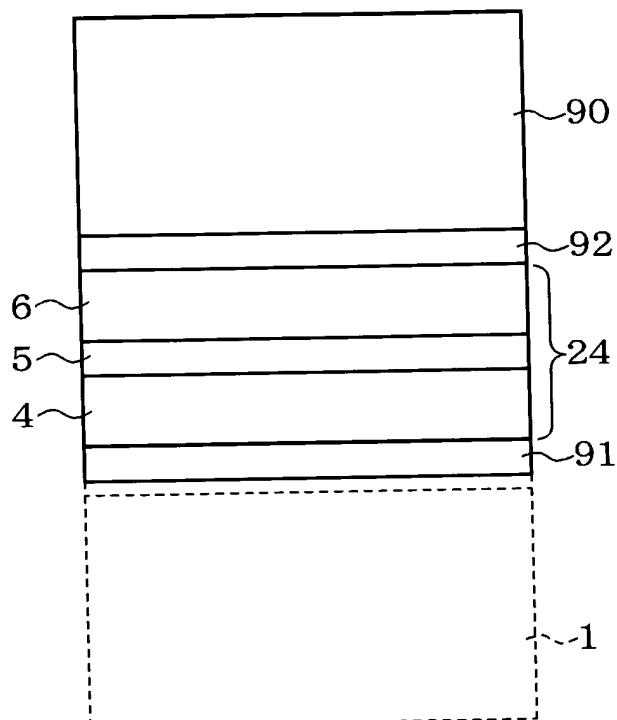
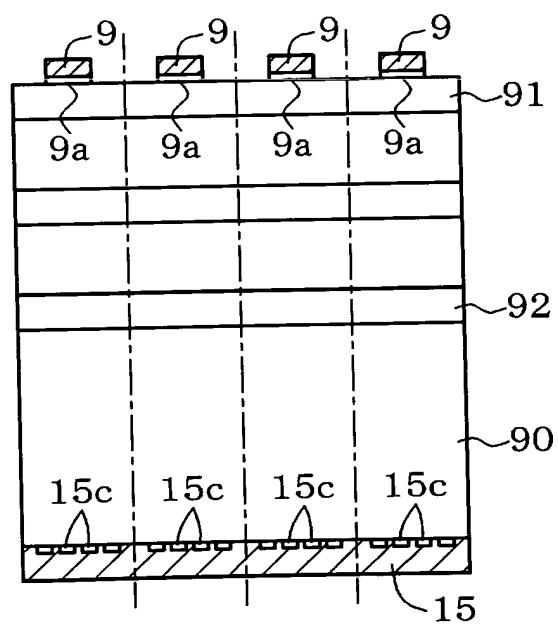
[図2]

工程1工程2

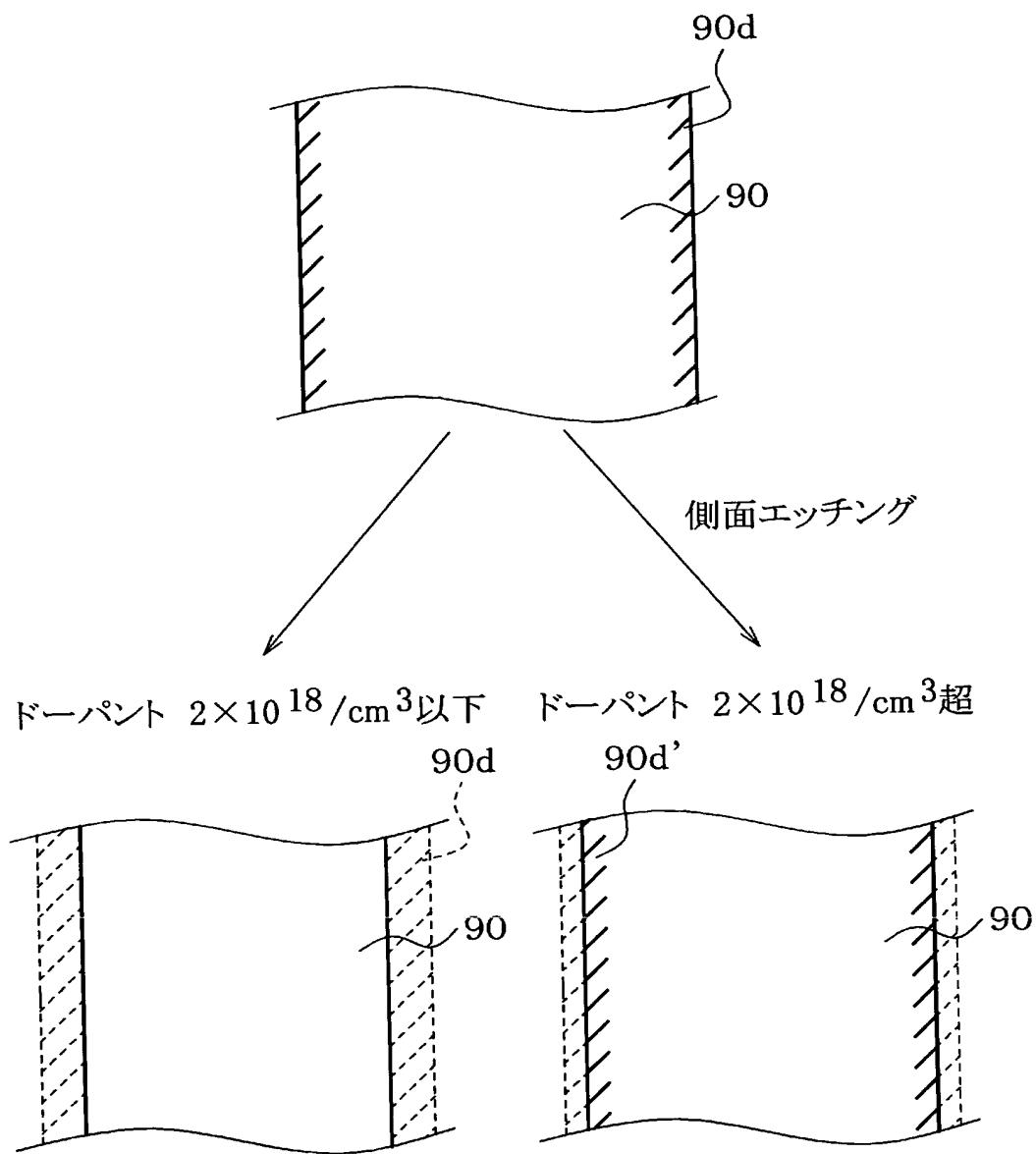
[図3]

工程3工程4

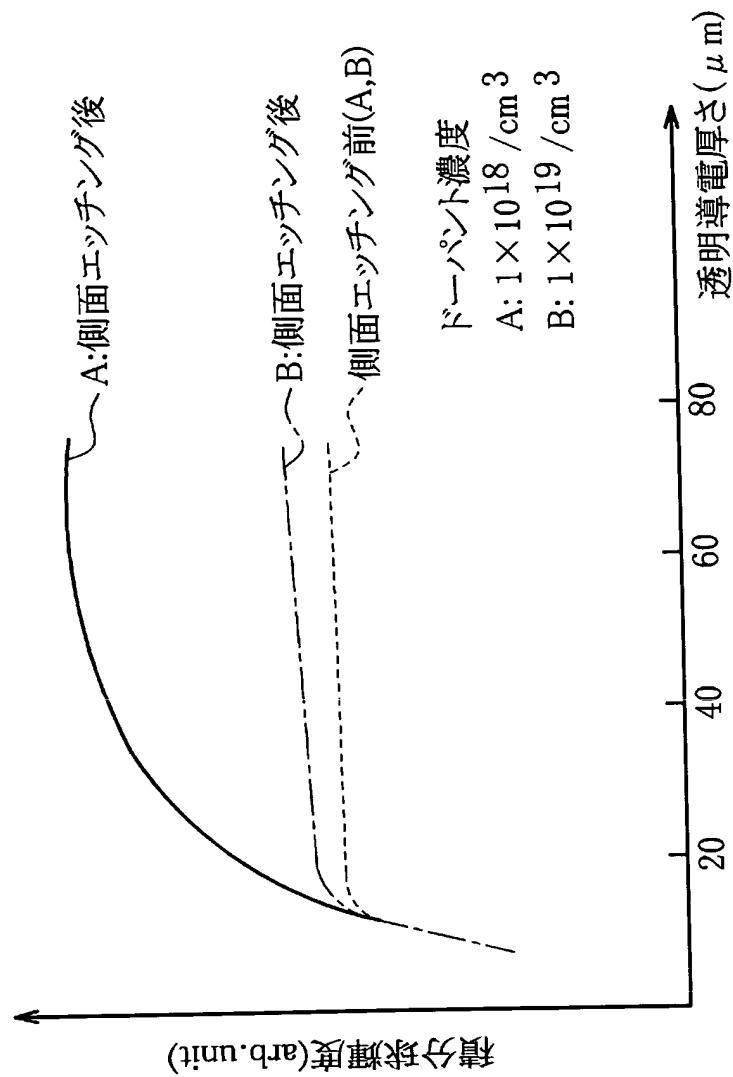
[図4]

工程5工程6

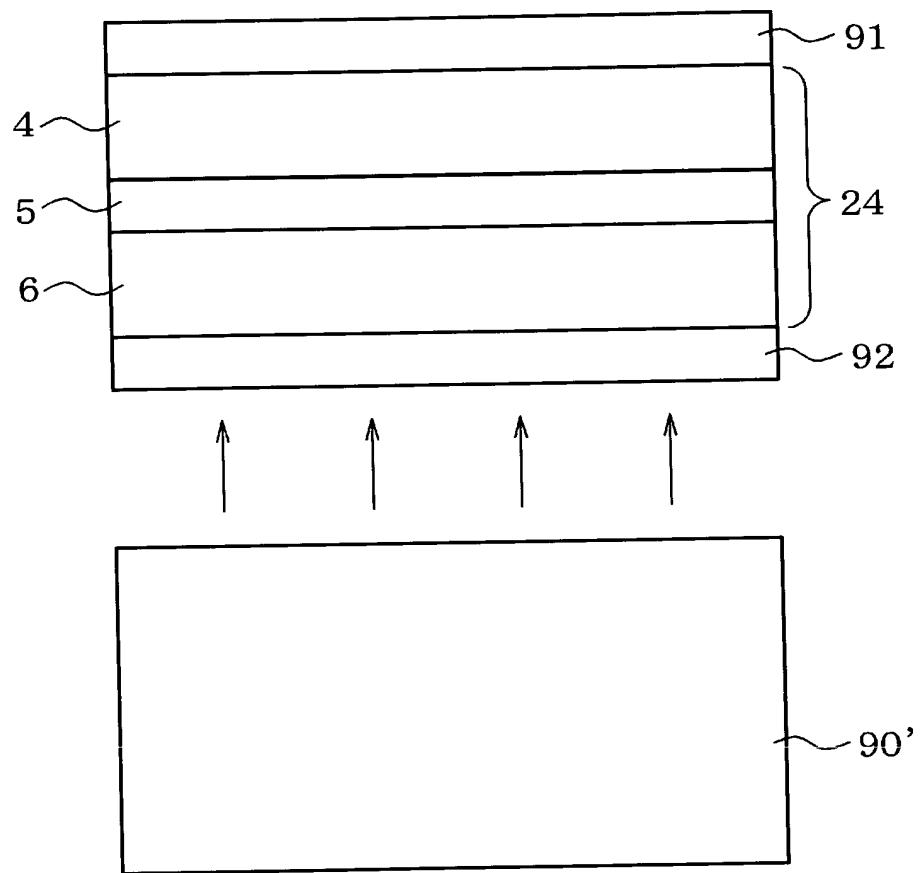
[図5]



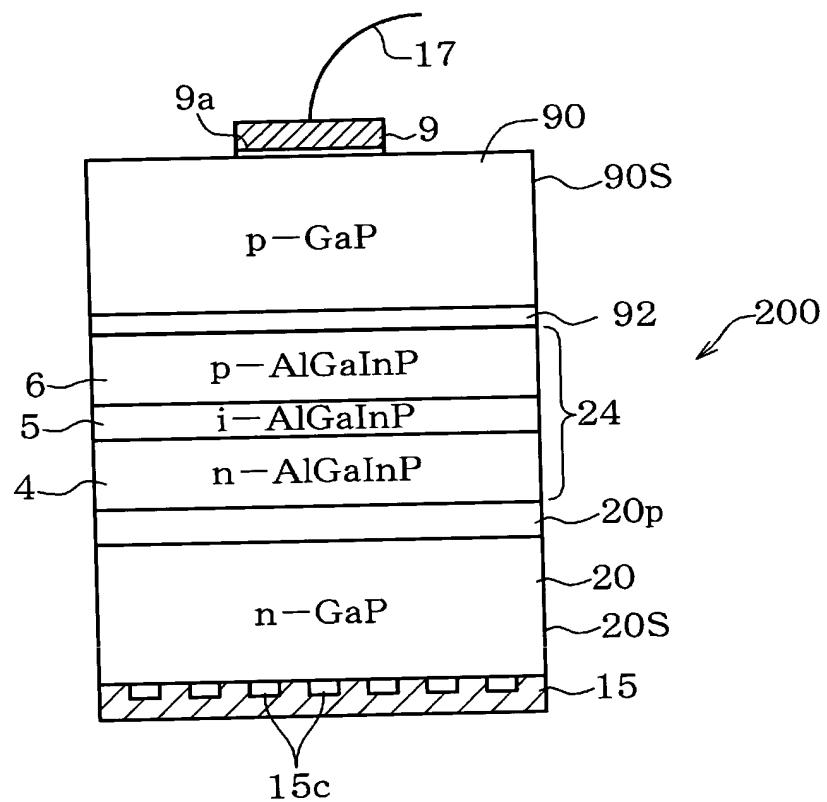
[図6]



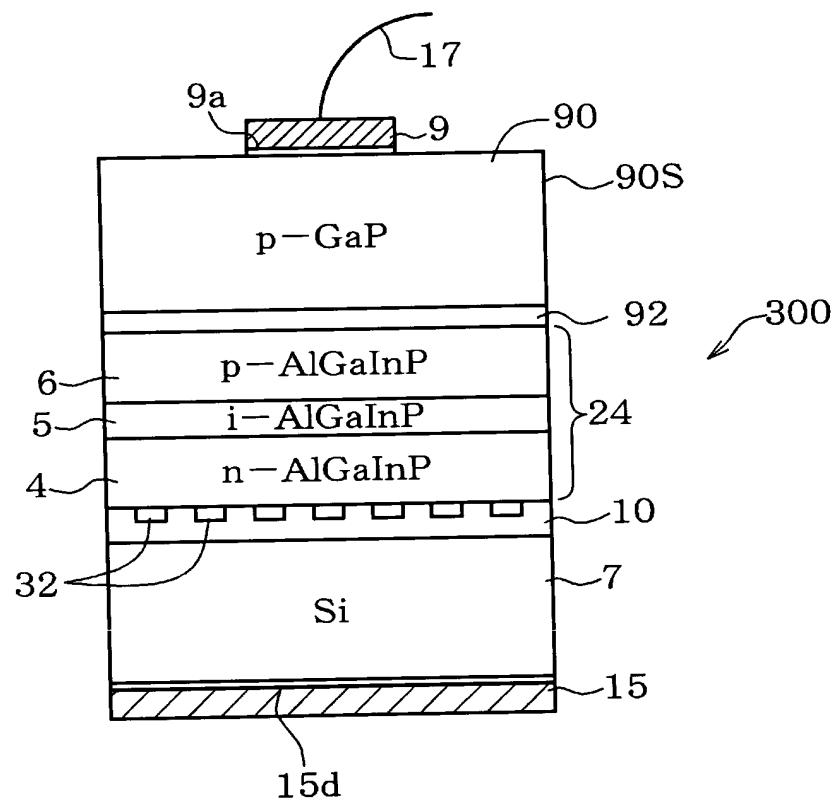
[図7]



[図8]



[図9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/015270

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl' H01L33/00, H01L21/205

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl' H01L33/00, H01S5/00-5/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Jitsuyo Shinan Toroku Koho	1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2002-237617 A (Toshiba Corp.), 23 August, 2002 (23.08.02), Par. Nos. [0020], [0025] to [0034]; Fig. 1 & JP 04-212479 A & US 5153889 A1 & JP 2000-058910 A	1-11
Y	JP 04-354382 A (Shin-Etsu Handotai Co., Ltd.), 08 December, 1992 (08.12.92), Full text (Family: none)	1-11
Y	HUANG et al., 'Twofold efficiency improvement in high performance AlGaInP light-emitting diodes in 555-620 nm spectral region using a thick GaP window layer', Appl.Phys.Lett., 1992, Vol.61, pages 1045 to 1047	1, 2

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
20 December, 2004 (20.12.04)Date of mailing of the international search report
18 January, 2005 (18.01.05)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/015270

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 10-065210 A (Mitsubishi Cable Industries, Ltd.), 06 March, 1998 (06.03.98), Par. Nos. [0034] to [0037], [0048]; Figs. 1, 2 (Family: none)	3, 6
Y	JP 06-296040 A (Sharp Corp.), 21 October, 1994 (21.10.94), Full text; Figs. 2, 5 & EP 0611131 A1 & US 5403916 A1	5, 9
Y	KISH et al., 'Very high-efficiency semiconductor wafer-bonded transparent-substrate (Al _x Ga _{1-x}) _{0.5} In _{0.5} P/GaP light-emitting diodes', Appl. Phys. Lett., 1994, Vol. 64, pages 2839 to 2841	2, 4, 6, 9

A. 発明の属する分野の分類(国際特許分類(IPC))

Int. C17 H01L33/00, H01L21/205

B. 調査を行った分野

調査を行った最小限資料(国際特許分類(IPC))

Int. C17 H01L33/00, H01S5/00-5/50

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2004年
日本国登録実用新案公報	1994-2004年
日本国実用新案登録公報	1996-2004年

国際調査で使用した電子データベース(データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2002-237617 A (株式会社東芝) 2002.08.23, 段落【0020】、【0025】-【0034】、図1 & JP 04-212479 A & US 5153889 A1 & JP 2000-058910 A	1-11
Y	JP 04-354382 A (信越半導体株式会社) 1992.12.08, 全文 (ファミリーなし)	1-11
Y	HUANG et al. 'Twofold efficiency improvement in high performance AlGaInP light-emitting diodes in 555-620 nm	1, 2

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献(理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

20.12.2004

国際調査報告の発送日

18.1.2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官(権限のある職員)

土屋 知久

2K 3412

電話番号 03-3581-1101 内線 3253

C (続き) 関連すると認められる文献		関連する 請求の範囲の番号
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	
	spectral region using a thick GaP window layer' Appl. Phys. Lett., 1992, Vol. 61, p. 1045-1047	
Y	JP 10-065210 A (三菱電線工業株式会社) 1998.03.06, 段落【0034】-【0037】、【0048】、図1、図2 (ファミリーなし)	3, 6
Y	JP 06-296040 A (シャープ株式会社) 1994.10.21, 全文、図2、図5 & EP 06111 31 A1 & US 5403916 A1	5, 9
Y	KISH et al. 'Very high-efficiency semiconductor wafer-bonded transparent-substrate $(Al_{1-x}Ga_x)_{0.5}In_{0.5}P/GaP$ light- emitting diodes' Appl. Phys. Lett., 1994, Vol. 64, p. 2839-284 1	2, 4, 6, 9